

PCT
 WELTORGANISATION FÜR GEISTIGES EIGENTUM
 Internationales Büro
 INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE
 INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)



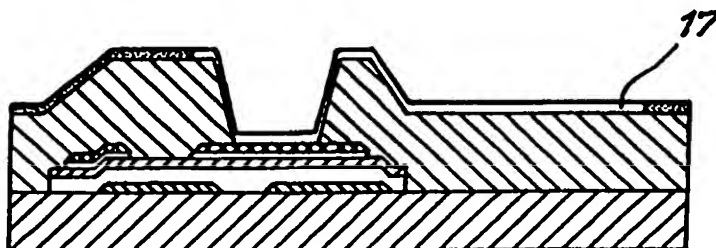
(51) Internationale Patentklassifikation ⁶ : <p style="text-align: center; font-weight: bold;">H01L</p>	A2	(11) Internationale Veröffentlichungsnummer: WO 99/30352 (43) Internationales Veröffentlichungsdatum: 17. Juni 1999 (17.06.99)
(21) Internationales Aktenzeichen: PCT/EP98/07361 (22) Internationales Anmeldedatum: 17. November 1998 (17.11.98) (30) Prioritätsdaten: 197 54 784.2 10. Dezember 1997 (10.12.97) DE (71) Anmelder: ROBERT BOSCH GMBH [DE/DE]; Postfach 30 02 20, D-70442 Stuttgart (DE). (72) Erfinder: GLÜCK, Joachim; Lehenbühlstrasse, D-71272 Ren- ningen (DE). HUEPPAUFF, Martin; Sulzauer Strasse 10, D-70563 Stuttgart (DE).	(81) Bestimmungsstaaten: JP, KR, europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE). Veröffentlicht <i>Ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts.</i>	

(54) Title: METHOD FOR PRODUCING A MATRIX FROM THIN-FILM TRANSISTORS WITH STORAGE CAPACITIES

(54) Bezeichnung: VERFAHREN ZUR HERSTELLUNG EINER MATRIX AUS DÜNNSCHICHTTRANSISTOREN MIT
SPEICHERKAPAZITÄTEN

(57) Abstract

The invention relates to a method for producing a matrix from thin-film transistors with storage capacities, especially for liquid crystal display screens. According to the invention, photo-structurable materials are used for passivating the matrix and for producing the pixel electrodes in order to reduce the number of process steps.



(57) Zusammenfassung

Es wird ein Verfahren zur Herstellung einer Matrix aus Dünnschichttransistoren mit Speicherkapazitäten, insbesondere für Flüssigkristallbildschirme, vorgeschlagen, bei dem zur Reduzierung der Zahl der Prozessschritte für die Passivierung der Matrix und zur Herstellung der Bildpunktelektroden jeweils photostrukturierbare Materialien verwendet werden.

LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidschan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland			TR	Türkei
BG	Bulgarien	HU	Ungarn	ML	Mali	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MN	Mongolei	UA	Ukraine
BR	Brasilien	IL	Israel	MR	Mauretanien	UG	Uganda
BY	Belarus	IS	Island	MW	Malawi	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	MX	Mexiko	UZ	Usbekistan
CF	Zentralafrikanische Republik	JP	Japan	NE	Niger	VN	Vietnam
CG	Kongo	KE	Kenia	NL	Niederlande	YU	Jugoslawien
CH	Schweiz	KG	Kirgisistan	NO	Norwegen	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik Korea	NZ	Neuseeland		
CM	Kamerun			PL	Polen		
CN	China	KR	Republik Korea	PT	Portugal		
CU	Kuba	KZ	Kasachstan	RO	Rumänien		
CZ	Tschechische Republik	LC	St. Lucia	RU	Russische Föderation		
DE	Deutschland	LI	Liechtenstein	SD	Sudan		
DK	Dänemark	LK	Sri Lanka	SE	Schweden		
EE	Estland	LR	Liberia	SG	Singapur		

Verfahren zur Herstellung einer Matrix aus Dünnschichttransistoren mit Speicherkapazitäten

Stand der Technik

Die Erfindung geht aus von einem Verfahren zur Herstellung einer Matrix aus Dünnschichttransistoren mit Speicherkapazitäten, insbesondere für Flüssigkristallbildschirme nach der Gattung des unabhängigen Anspruchs.

Aus der DE 43 10 640 C1 und aus der DE 43 39 721 A1 sind jeweils Verfahren zur Herstellung einer Matrix aus Dünnschichttransistoren mit Speicherkapazitäten für Flüssigkristallbildschirme bekannt, bei denen der Fertigungsaufwand durch Reduzierung der Zahl der notwendigen photolithographischen Maskenschritte auf drei bzw. vier eingeschränkt wird. Als Halbleiter für die Dünnschichttransistoren wird bei den bekannten Verfahren a-Si:H eingesetzt. Eine Reduzierung des Fertigungsaufwands für die Herstellung einer Dünnschichttransistor-Matrix durch Einsparung anderer Prozeßschritte, wie Ätzen, Beschichten und Reinigen, ist bei diesen Verfahren jedoch nicht vorgesehen.

- 2 -

Vorteile der Erfindung

Das erfindungsgemäße Verfahren mit den kennzeichnenden Merkmalen des unabhängigen Anspruchs hat gegenüber den bekannten Verfahren den Vorteil, daß weniger Beschichtungs- und Ätzschritte sowie Schritte zur Photolackentfernung notwendig sind.

Dies wird dadurch erreicht, daß für die Passivierung der Matrix und zur Herstellung der Bildpunktelektroden jeweils photostrukturierbare Materialien verwendet werden. Gegenüber den bekannten Verfahren, bei denen als Passivierung SiN_x und als Bildpunktelektroden in der Regel ITO eingesetzt werden, kann dadurch jeweils ein Beschichtungsschritt, nämlich ein PECVD-Verfahren für SiN_x und ein Aufsputtern von ITO, jeweils ein Ätzschritt, nämlich Trockenätzen von SiN_x und Naßätzen von ITO, und jeweils ein Schritt zum Abwaschen der Photolackmaskierung und die dazugehörigen Anlagen eingespart werden.

Durch die in den abhängigen Ansprüchen aufgeführten Maßnahmen sind vorteilhafte Weiterbildungen und Verbesserungen des im unabhängigen Anspruch angegebenen Verfahrens möglich.

So ist es besonders vorteilhaft, als photostrukturierbare Materialien Polymere zu verwenden. Hierbei kann für die Passivierung ein photoempfindlicher, transparenter und hochisolierender Polymer und zur Herstellung der Bildpunktelektroden ein elektrisch leitfähiger Polymer verwendet werden.

Durch eine mechanische Reibebehandlung des leitfähigen Polymers kann außerdem eine Orientierung des Flüssigkristalls vorgenommen werden, so daß das Aufbringen einer zusätzlichen Orientierungsschicht, beispielsweise eines Polymids, vollständig entfallen kann.

- 3 -

Bei einem bevorzugten Herstellungsverfahren stellen sich die einzelnen Schritte wie folgt dar:

- Aufbringen und Strukturieren einer ersten leitfähigen Schicht als Zeilen der Dünnschichttransistor-Matrix, als Gate-Kontakte der Transistoren und als Elektroden der Speicherkapazitäten,
- Aufbringen eines Gate-Isolators;
- Aufbringen eines Halbleiters,
- Aufbringen eines P- oder N-dotierten Halbleiters als Drain- und Source-Kontakte der Transistoren,
- Aufbringen und Strukturieren einer weiteren elektrisch leitfähigen Schicht für die Spalten der Dünnschichttransistor-Matrix, für die Drain- und Source-Kontakte und die Gegenelektroden der Speicherkapazitäten,
- Strukturieren der dotierten Halbleiterschicht und der undotierten Halbleiterschicht,
- Aufbringen, Belichten und Entwickeln eines photoempfindlichen, transparenten und isolierenden Materials,
- Aufbringen und Belichten eines leitfähigen, photoempfindlichen, transparenten Materials.

Vorzugsweise können dabei als Halbleiter a-Si:H und als Gate-Isolator SiN_x verwendet werden.

Durch die erhebliche Reduzierung der Zahl der Prozeßschritte lassen sich deutliche Kosteneinsparungen und gleichzeitig eine Erhöhung der Ausbeute erreichen.

Zeichnung

Ein Ausführungsbeispiel der Erfindung ist in der Zeichnung dargestellt und in der nachfolgenden Beschreibung näher erläutert. Figur 1 zeigt einen Querschnitt durch einen Bildpunkt eines Flüssigkristallbildschirms in verschiedenen Herstellungsstadien.

Im in Fig. 1 a) dargestellten Herstellungsstadium sind auf ein Glassubstrat 10 eine erste Metallisierungsschicht 11, beispielsweise 200 nm MoTa, aufgesputtert und als Zeilenleitung und als Speicherkondensatorleitung strukturiert worden. Anschließend wurde eine Schichtfolge aus einem Gate-Isolator 12, beispielsweise 350 nm SiN_x , einem intrinsischen Halbleiter 13, beispielsweise 150 nm i-a-Si, und einem hochdotierten Halbleiter 14, beispielsweise 50 nm n^+ -a-Si, und einer Deckmetallisierung, beispielsweise 200 nm Mo, aufgebracht.

Fig. 1 b) zeigt die Struktur nach Ätzen der Deckmetallschicht 15 und der dotierten Halbleiterschicht 14 als Spaltenleitung, Drain/Source-Kontakte D, S und als Deckelektrode des Speicherkondensators C.

Im Verfahrensstadium nach Fig. 1 c) sind die Halbleiterschicht 13 und das Gate-Dielektrikum 12 in einem einzigen Plasma-Ätzschritt zur Separation der einzelnen Dünnschichttransistoren der Bildpunkte und zur Freilegung der Anschlußbereiche der Gateleitungen und Speicherkondensatorleitungen dargestellt.

In Fig. 1 d) wurde auf die Struktur ein photoempfindlicher, transparenter und hochisolierender Polymer 16 aufgeschleudert, belichtet, entwickelt und getempert. Als Polymer kann beispielsweise ein sogenannter Photo-BCB eingesetzt werden. Die Aufgabe des Polymers besteht darin, die Struktur zu passivieren und zu planarisieren. Die Deckelektrode des Speicherkon-

densators C, die hier gleichzeitig den Drain-Kontakt des Dünnschichttransistors darstellt, und die Anschlußbereiche der Spalten- und der Zeilenleitungen werden bei dem Belichtungs- und Entwicklungsschritt vom Polymer wieder entschichtet.

Gemäß Fig. 1 e) wird anschließend ein leitfähiger, photoempfindlicher, transparenter Polymer 17 als Bildpunktelektrode aufgeschleudert. Hierzu ist beispielsweise ein Polymer der Bezeichnung PEDT/PSS der Firma Bayer AG einsetzbar. Eine Belichtung der Bereiche zwischen den Bildpunktelektroden mit UV-Licht durch eine Photomaske hindurch bewirkt eine Umwandlung des leitfähigen Polymers in eine Isolationsschicht. Die isolierenden Bereiche des Polymers sind in Fig. 1 e) gepunktet dargestellt. Falls ein photoempfindlicher leitfähiger Polymer verwendet wird, können die Bereiche zwischen den Bildpunktelektroden auch mittels eines Entwicklerschritts entfernt werden. Die einzelnen Bildpunktelektroden sind also wirkungsvoll elektrisch voneinander getrennt. Die unbelichteten Bereiche der Bildpunktelektroden besitzen nach einem Tempersschritt des Polymers PEDT/PSS bei ca. 130 °C einen flächenbezogenen Schichtwiderstand von 200 - 1000 Ω und eine Transparenz von > 70 % im sichtbaren Bereich, bezogen auf eine Trockenschichtdicke von 900 nm. Durch eine Verringerung der Trockenschichtdicke ist eine Erhöhung der Transmission möglich. Die Schicht 17 kann anschließend mechanisch gerieben werden, so sie eine Orientierung des Flüssigkristalls bewirken kann. Hierdurch kann auch das Aufbringen einer zusätzlichen Orientierungsschicht entfallen.

Die Strukturierung des Gate-Dielektrikums 12 kann - wie dargestellt - zusammen mit der Strukturierung des undotierten Halbleiters 13 oder auch mit der Passivierung 16 als Maskierung in einem zusätzlichen Plasmaätzprozeß durchgeführt werden.

Ansprüche

1. Verfahren zur Herstellung einer Matrix aus Dünnschichttransistoren mit Speicherkapazitäten (C), insbesondere für Flüssigkristallbildschirme, dadurch gekennzeichnet, daß für die Passivierung der Matrix und zur Herstellung der Bildpunktelektroden jeweils photostrukturierbare Materialien (16, 17) verwendet werden.
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß als photostrukturierbare Materialien (16, 17) Polymere verwendet werden.
3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß für die Passivierung ein photoempfindlicher, transparenter und hochisolierender Polymer (16) und zur Herstellung der Bildpunktelektroden ein elektrisch leitfähiger Polymer (17) verwendet werden.
4. Verfahren nach Anspruch 3, dadurch gekennzeichnet, daß durch eine mechanische Reibebehandlung des leitfähigen Polymers (17) eine Orientierung des Flüssigkristalls vorgenommen wird.

- 7 -

5. Verfahren nach einem der Ansprüche 1 bis 4, gekennzeichnet durch die Schritte:

- Aufbringen und Strukturieren einer ersten leitfähigen Schicht (10) als Zeilen der Dünnschichttransistor-Matrix, als Gate-Kontakte (G) der Transistoren und als Elektroden der Speicherkapazitäten (C),
- Aufbringen eines Gate-Isolators (12),
- Aufbringen eines Halbleiters (13),
- Aufbringen eines P- oder N-dotierten Halbleiters (14) als Drain- und Source-Kontakte (D, S) der Transistoren,
- Aufbringen und Strukturieren einer weiteren elektrisch leitfähigen Schicht (15) für die Spalten der Dünnschichttransistor-Matrix, für die Drain- und Source-Kontakte (D, S) und die Gegenelektroden der Speicherkapazitäten (C),
- Strukturieren der dotierten Halbleiterschicht (14) und der undotierten Halbleiterschicht (13),
- Aufbringen, Belichten und Entwickeln eines photoempfindlichen, transparenten und isolierenden Materials (16),
- Aufbringen und Belichten eines leitfähigen, photoempfindlichen, transparenten Materials (17).

6. Verfahren nach Anspruch 5, dadurch gekennzeichnet, daß als Halbleiter a-Si:H und als Gate-Isolator SiN_x verwendet werden.

- 8 -

7. Verfahren nach Anspruch 5 oder 6, dadurch gekennzeichnet, daß der Gate-Isolator (12) mit der photostrukturierbaren Passivierung (16) als Maske in einem separaten Schritt strukturiert wird.

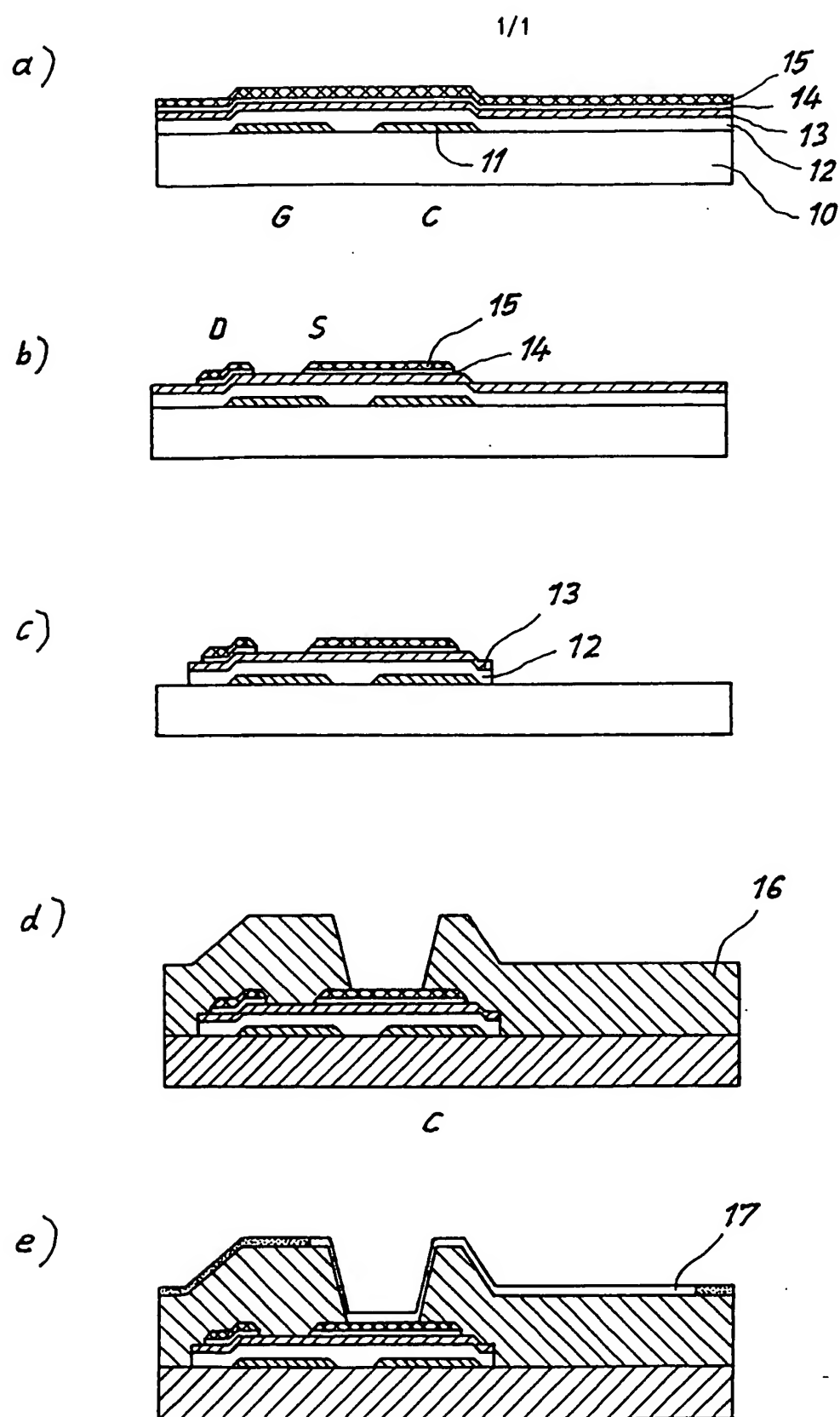


Fig. 1